



نام درس	معماری
نام استاد	
نیمسال	دوم

به سؤالات با ترتیب و بصورت منظم و مفید پاسخ دهید:

۱- یک سیستم گذرگاه مشترک که دارای سه ثبات A,B,C دو بیتی است را درنظر بگیرید که امکان انتقال اطلاعات از هر ثبات به ثبات دیگر را از طریق گذرگاه داشته باشد. تمام اتصالات و المانهای لازم (مالتی پلکسر و دیکدر و بافرهای سه حالته و ..) و جدول تابع کنترلی آن را رسم نمایید.

۲- مدار کنترل گیتی مربوط به قسمت AC در کامپیوتر پایه را با تمام متعلقات بصورت کامل ترسیم نمایید.

۳- با فرض  $R=11101100$  محتوای جدید را بعد از دستورات ذیل بنویسید:

- (الف)  $R \leftarrow \text{shr } R$
- (ب)  $R \leftarrow \text{ashr } R$
- (ج)  $R \leftarrow \text{cir } R$
- (د)  $R \leftarrow \text{ashl } R$

۴- کدهای زیر در کامپیوتر پایه معادل چه دستور العملی است (کدها در مبنای ۱۶ میباشند).

الف) 7040 (ج) 7001 (د) 6124 (ب) 0024

۵- دستور العملی در آدرس 021 کامپیوتر پایه دارای  $I=0$ , کد عملیاتی LDA و آدرس 0A3 است(تمام ارقام در مبنای شانزده می باشد). کلمه حافظه واقع در آدرس 0A3 دارای عملوند 8BF2 و محتویات 93A7=AC است. در طول سیکل دستور محتویات ثبات های زیر را در پایان فاز اجرا معین کنید: PC, AR, DR, AC, IR, (آنمره)

۶- مدار کنترل گیتی مربوط به ثبات SC (شمارنده دنباله Sequence Counter) در کامپیوتر پایه را با تمام متعلقات بصورت کامل ترسیم نمایید.

۷- با تعدادی حافظه ROM  $8 \times 1K$  یک حافظه  $8 \times 4K$  بسازید. (حافظه ها دارای پایه فعالساز میباشند).

توجه: از جدول دستورات کامپیوتر مبنای در پشت ورقه استفاده نمایید.

جدول (۵-۶) تابع‌های کنترلی و ریز عملیات برای کامپیوتر مینا

واکنشی	$R' T_0 :$ $AR \leftarrow PC$
ریزگشایی یا دیکد	$R' T_1 :$ $IR \leftarrow M[AR], PC \leftarrow PC + 1$
	$R' T_2 :$ $D_0, \dots, D_V \leftarrow \text{دیکد } IR(12-14),$ $AR \leftarrow IR(0 - 11), I \leftarrow IR(15)$
غیر مستقیم وقفه:	$D_V IT_3 :$ $AR \leftarrow M[AR]$
	$T'_0 T'_1 T'_2 (IEN)(FGI + FGO) :$ $R \leftarrow 1$ $RT_0 :$ $AR \leftarrow 0, TR \leftarrow PC$ $RT_1 :$ $M[AR] \leftarrow TR, PC \leftarrow 0$ $RT_2 :$ $PC \leftarrow PC + 1, IEN \leftarrow 0, R \leftarrow 0, SC \leftarrow 0$
دستورات مراجعه به حافظه:	
AND	$D_0 T_4 :$ $DR \leftarrow M[AR]$
ADD	$D_0 T_5 :$ $AC \leftarrow AC \wedge DR, SC \leftarrow 0$
LDA	$D_1 T_4 :$ $DR \leftarrow M[AR]$
	$D_1 T_5 :$ $AC \leftarrow AC + DR, E \leftarrow C_{out}, SC \leftarrow 0$
STA	$D_2 T_4 :$ $DR \leftarrow M[AR]$
BUN	$D_2 T_5 :$ $AC \leftarrow DR, SC \leftarrow 0$
BSA	$D_3 T_4 :$ $M[AR] \leftarrow AC, SC \leftarrow 0$
	$D_3 T_5 :$ $PC \leftarrow AR, SC \leftarrow 0$
ISZ	$D_4 T_4 :$ $M[AR] \leftarrow PC, AR \leftarrow AR + 1$
	$D_4 T_5 :$ $PC \leftarrow AR, SC \leftarrow 0$
	$D_5 T_4 :$ $DR \leftarrow M[AR]$
	$D_5 T_5 :$ $DR \leftarrow DR + 1$
	$D_6 T_4 :$ $M[AR] \leftarrow DR \text{ اگر } (DR = 0 \text{ پس } (PC \leftarrow PC + 1), SC \leftarrow 0)$
دستورات مراجعه به ثباتها:	
CLA	$D_V IT_5 =$ برای تمام دستورات مراجعه به ثباتها مشترک است $IR.(i) = B_i (i = 0, 1, 2, \dots)$
CLE	$r :$ $SC \leftarrow 0$
CMA	$rB_{1,1} :$ $AC \leftarrow 0$
CME	$rB_{1,0} :$ $E \leftarrow 0$
CIR	$rB_0 :$ $AC \leftarrow \bar{AC}$
CIL	$rB_A :$ $E \leftarrow \bar{E}$
INC	$rB_V :$ $AC \leftarrow shr AC, AC(15) \leftarrow E, E \leftarrow AC(0)$
SPA	$rB_S :$ $AC \leftarrow shl AC, AC(0) \leftarrow E, E \leftarrow AC(15)$
SNA	$rB_D :$ $AC \leftarrow AC + 1$
SZA	$rB_C :$ $(PC \leftarrow PC + 1 \text{ پس } (AC(15) = 0))$
SZE	$rB_B :$ $(PC \leftarrow PC + 1 \text{ پس } (AC(15) = 1))$
HLT	$rB_E :$ $(PC \leftarrow PC + 1 \text{ پس } (AC = 0))$
	$rB_F :$ $(PC \leftarrow PC + 1 \text{ پس } (E = 0))$
	$rB_G :$ $S \leftarrow 0$
دستورات ورودی و خروجی:	
INP	$D_V IT_7 =$ برای تمام دستورات ورودی خروجی مشترک است $IR.(i) = B_i (i = 6, 7, 8, 9, 10, 11)$
OUT	$P :$ $SC \leftarrow 0$
SKI	$pB_{1,1} :$ $AC(0 - V) \leftarrow INPR, FGI \leftarrow 0$
SKO	$pB_{1,0} :$ $OUTR \leftarrow AC(0 - V), FGO \leftarrow 0$
ION	$pB_0 :$ $\text{اگر } (FGI = 1 \text{ پس } (PC \leftarrow PC + 1))$
IOF	$pB_A :$ $\text{اگر } (FGO = 1 \text{ پس } (PC \leftarrow PC + 1))$
	$pB_V :$ $IEN \leftarrow 1$
	$pB_S :$ $IEN \leftarrow 0$

موفق باشید